

# 锁相环调速系统的失锁问题

樊锡德

(西安矿业学院)

## 摘 要

本文分析了锁相环调速系统中两种失锁现象的原因,得出相应的计算公式,提出了克服失锁的办法。

文献[1]叙述了PLL(锁相环)调速系统在启动与调速过程中,因系统运行在输入信号的倍频上,有时出现的失锁现象。笔者在实验中发现,如果系统原来锁定在一个频率上,当降低转速而降低给定频率时,电机转速不能降到相应的给定转速,亦出现失锁,本文称为第二类失锁现象。

先讨论第一类失锁现象。图1为PLL直流调速系统框图。发生这类失锁现象时,环路中的鉴频-鉴相器通常是异或门、单个的R-S触发器等。以异或门为例一般地说,异或门的输出不仅与 $f_0, f_i$ 的比值有关,而且与两者波形的相对位置有关。下面分析倍频时的情况。

1)  $f_0$ 为 $f_i$ 的偶次倍频 不论两者相对位置如何,输出均为 $V_D/2$  ( $V_1$ 指异或门输出的直流分量,  $V_D$ 为其输出电压的高电平)。

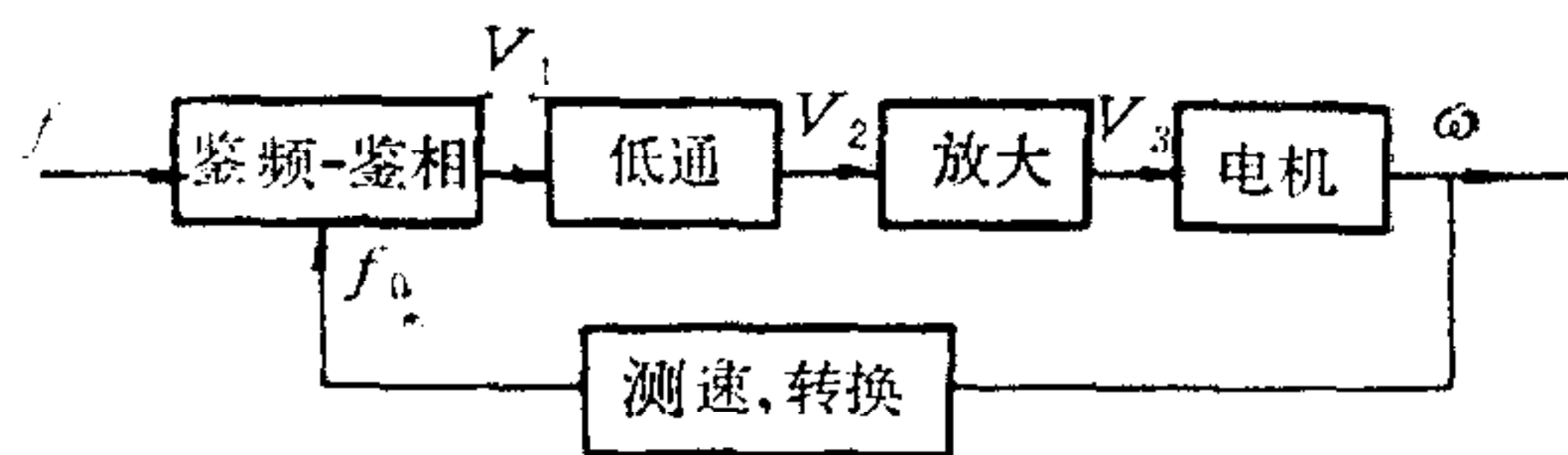


图1 PLL调速系统框图

2)  $f_0$ 为 $f_i$ 的奇次倍频。此时 $V_1$ 与二者相对位置有关。 $V_1$ 的最大值为 $V_D(n+1)/(2n+1)$ ,最小值为 $V_Dn/(2n+1)$ ,其中 $n$ 为非负的正整数。图2所示为 $f_0 = 3f_i$ 的鉴频输出。图3是 $f_0 = f_i$ 时的输出。这时异或门不是工作在鉴频状态,而是在鉴相状态。输出决定于稳态相差 $\theta_e$ 。

由于许多条件如机械因素的限制,一般到五次倍频即可。以三次倍频为例,设系统在正常情形下,锁定在S点(见图3),此时稳态相差为 $\theta_e$ ,鉴相输出为 $V_s$ 。略去负载电流的影响,电动机若在原三倍的转速上运行,它的端电压也必然为原来的三倍<sup>1)</sup>。即满足条件 $2V_D/3 \geq 3V_s \geq V_D/3$ 时,系统有可能运行在P或P'点(参看图2)。不难证明,在P及

本文于1983年5月30日收到。

1) 设电机转速为零时,  $V_s = 0$ , 否则,要考虑电机转速为零时的 $V_s$ 值

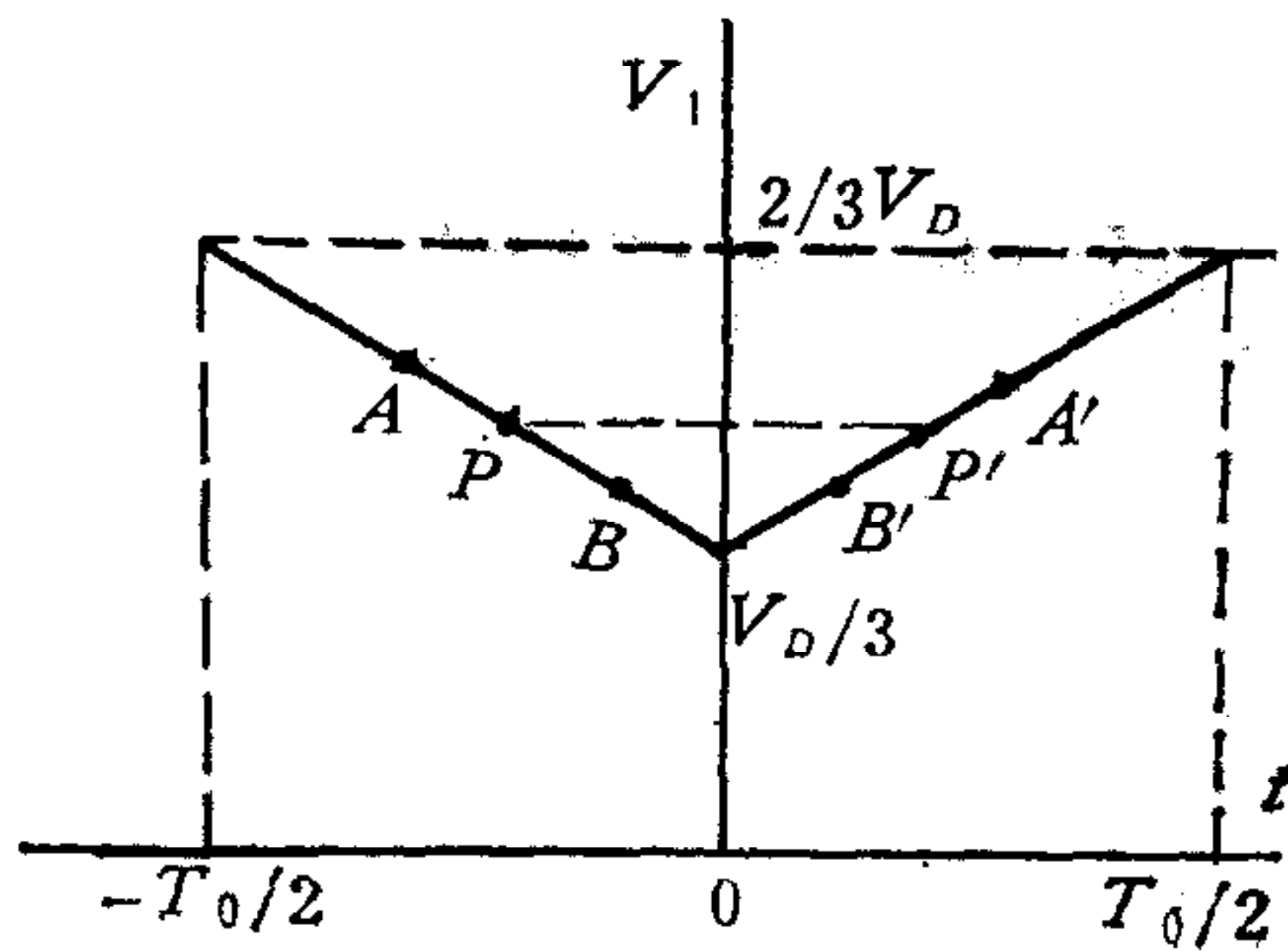


图2.  $f_0 = 3f_i$  时鉴频输出.  $t$  为  $f_i$  前沿超前  $f_0$  前沿的时间.  $T_0$  为  $f_0$  之周期.

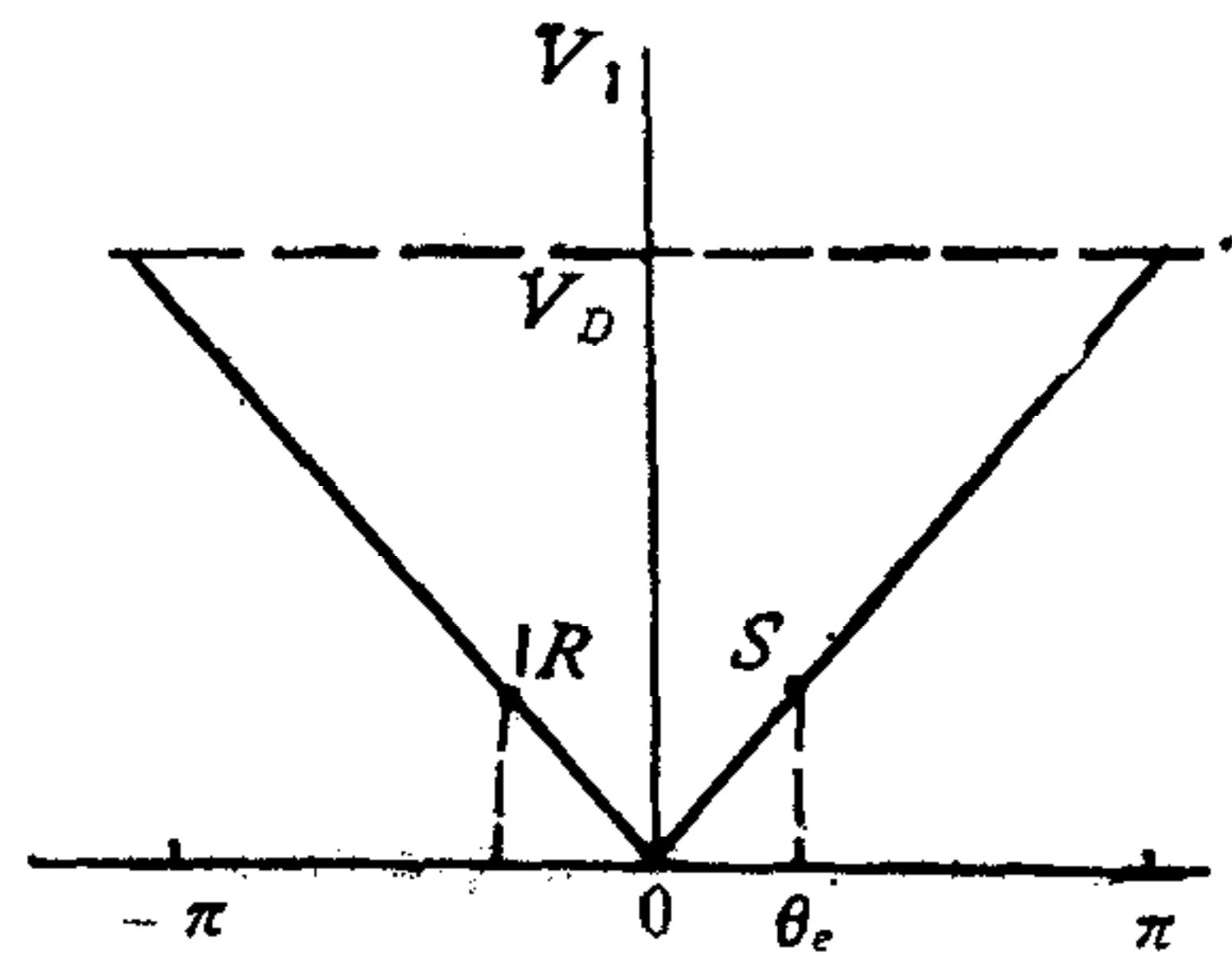


图3 鉴相特性

图2  $f_0 = 3f_i$  时鉴频输出

$t$  为  $f_i$  前沿超前  $f_0$  前沿的时间;  $T_0$  为  $f_0$  之周期.

$P'$  中只能有一个而且必有一个是稳定运行点(此结论对图3中的  $S$  及  $R$  点亦适用).

由上述可知,只要满足条件

$$2V_D/3 \geq 3V_1(\theta_c) \geq V_D/3, \tag{1}$$

系统就可能运行在三倍频上,式中  $V_1(\theta_c)$  为稳态相差  $\theta_c$  所对应的鉴相输出. 还有

$$V_1(\theta_c) = V_D \theta_c / \pi$$

代入(1)式,得

$$\pi/9 \leq \theta_c \leq 2\pi/9. \tag{2}$$

类似地可以求出系统运行在二倍、四倍、五倍频的稳态相差表达式.

根据式(1),(2)选择系统参数,可以避免系统运行在倍频上. 图1中各环节的传递函数为:  $K_d$  为鉴频-鉴相器比例系数;  $K_g/(T_m S + 1)$  为电动机传递函数;  $K_A$  为放大环节的放大系数. 低通滤波器可以采用无源比例积分器,也可以采用有源比例积分器. 前者传递函数为  $F(S) = \tau_2 S + 1/(\tau_1 + \tau_2)S + 1$ , 测速转换环节的传递函数为  $M/S$ . 可以推出,当输入信号为阶跃  $\Delta\omega$  时,采用无源低通. 系统稳态相差为

$$\theta_c(\infty) = \Delta\omega / K_A K_d K_g M. \tag{3}$$

采用有源低通时,稳态相差为

$$\theta_c(\infty) = R_i \Delta\omega / A K_A K_d K_g M R_0 \approx \Delta\omega / A K_A K_d K_g M. \tag{4}$$

于是可以求出防止系统运行三倍频的条件,即当采用无源低通时,必须满足:

$$\frac{\Delta\omega}{K_A K_d K_g M} < \frac{\pi}{9} \text{ 或者 } \frac{2\pi}{9} < \frac{\Delta\omega}{K_A K_d K_g M} < \pi. \tag{5}$$

当采用有源比例-积分器时,应满足

$$\frac{2}{9} \pi < \frac{\Delta\omega}{K_A K_d K_g M A} < \pi \text{ 或 } \frac{\Delta\omega}{K_A K_d K_g M A} < \frac{\pi}{9}. \tag{6}$$

为了防止系统运行在倍频上,出现了一些结构复杂的鉴频-鉴相器,比如国产的 MOS 集成电路 J691 的鉴相器(相当于国外的 CD4046),用九个与非门及运算放大器构成的鉴相器<sup>[1]</sup>. 这类鉴频-鉴相器的特性如图4所示. 它具有识别  $f_i$  与  $f_0$  中究竟哪个大的能力. 当采用单电源时(即负电源  $V_s = 0$ ),由于  $f_i < f_0$  时,鉴频输出为零,所以在理想情形下,系统不会运行在  $f_i < f_0$  的区域. 因为系统正常锁定时,尽管稳态相差很小,如图

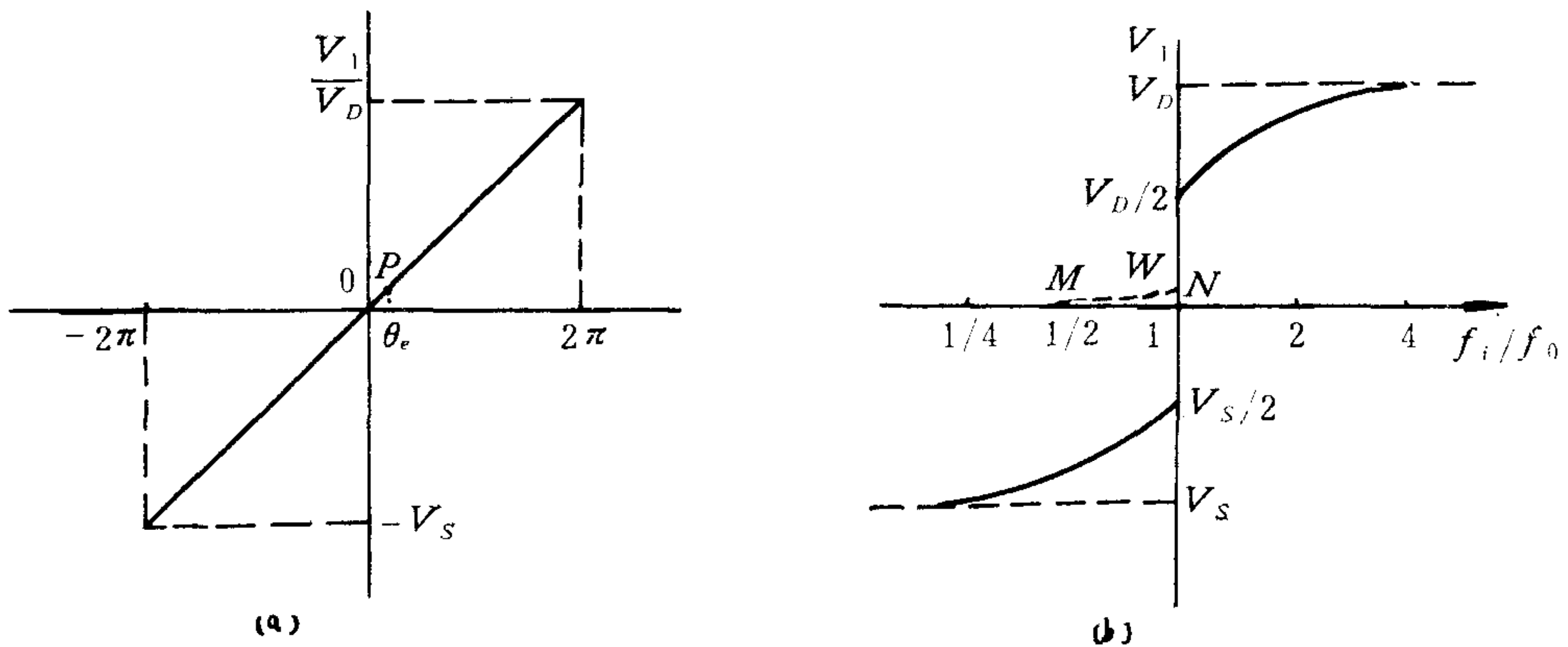


图4 (a) 鉴频特性 (b) 鉴相特性

4(a) 中  $P$  点, 但总不是零, 于是对应地有一鉴相输出电压  $V_1(\theta_e)$ 。而在鉴频特性上, 当  $f_0 > f_i$  时,  $V_1$  为零。作者在实验中发现, 如果使用有源低通, 有时会发生第二类失锁现象, 即系统启动时可以很快锁定在给定转速上, 但是当给定转速降低时, 电机转速却降得很少, 有时电机转速保持不变, 系统失控。其原因是有源滤波器的输入电阻大, 等效放电时间常数很大, 使得  $f_0 > f_i$  时鉴频输出不是零, 而有很小的数值, 实测在零到 0.4 伏之间, 如图 4 虚线  $MN$  所示。设系统正常锁定时输出为  $V_1(\theta_e)$ , 如有可能在曲线  $MN$  上找到一点  $W$ ,  $W$  点满足  $V_1(\theta_e) = V_{1w}$  ( $V_{1w}$  为  $w$  点对应的输出), 由于  $w$  点对应的横坐标  $f_i/f_0 < 1$ , 所以电机转速不能降到给定转速, 但此时  $f_0$  显然不一定是  $f_i$  的倍频。消除失锁的方法是适当增大系统的稳态相差, 或者鉴频-鉴相器采用正负电源供电。实验证明这两种方法均能使系统重新运行在锁定状态。

本文分析的是 PLL 直流调速系统, 但其分析方法和原则也适用于 PLL 交流调速系统, 因为这两种调速系统, 从锁相环路系统来看, 其原理是一样的, 而且所用的鉴频-鉴相器相同。

## 参 考 文 献

- [1] Moore, A. W., Phase-Locked Loops for Motor Control, *IEEE Spectrum*, 1973, 61.

## LOSING LOCK OF PLL SPEED REGULATION SYSTEM

FAN XIDE

(Xi'an Institute of Mining Industry)

## ABSTRACT

Two kinds of cause of losing lock in PLL speed regulation system are analysed. Corresponding formulas are obtained. The ways of overcoming losing lock are put forward.